

НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ УНИВЕРСИТЕТ «МЭИ»

«УТВЕРЖДАЮ»

Проректор по научной работе



Драгунов В.К.

«22» декабря

2017 г.



Программа аспирантуры

Направление 09.06.01 – Информатика и вычислительная техника

Направленность (специальность) 05.13.15 – Вычислительные машины, комплексы и компьютерные сети

РАБОЧАЯ ПРОГРАММА

дисциплины по выбору

«Схемотехника современных ЭВМ»

Индекс дисциплины по учебному плану: Б1.В.ДВ.1.2

Всего: 108 часов

Семестр 1, в том числе 6 часов – контактная работа,
84 часов – самостоятельная работа,
18 часов – контроль

Москва 2017

Программа составлена на основе федерального государственного образовательного стандарта высшего образования (уровень подготовки кадров высшей квалификации) по направлению подготовки 09.06.01 Информатика и вычислительная техника, утвержденного приказом Минобрнауки России от 30 июля 2014 г. № 875, и паспорта специальности, 05.13.15 Вычислительные машины, комплексы и компьютерные сети, указанной в номенклатуре специальностей научных работников, утвержденной приказом Минобрнауки России от 25 февраля 2009 г. № 59.

ЦЕЛИ И ЗАДАЧИ ОСВОЕНИЯ ДИСЦИПЛИНЫ

Целью изучения дисциплины является изучение современных подходов к проектированию узлов и устройств электронных вычислительных машин (ЭВМ).

Задачами дисциплины являются:

- изучение основ схемотехники современных ЭВМ;
- изучение одного из языков описания цифровой аппаратуры (HDL- Hardware Description Language);
- изучение основ одной из Систем Автоматизации Проектирования (САПР) этой аппаратуры;
- ознакомление с методами проектирования цифровых устройств с применением HDL и САПР.

В процессе освоения дисциплины **формируются следующие компетенции:**

- Способность проектировать и осуществлять комплексные исследования, в том числе междисциплинарные, на основе целостного научного мировоззрения с использованием знаний в области истории и философии науки (УК-2);
- способность планировать и решать задачи собственного профессионального и личностного развития (УК-6);
- владение методологией теоретических и экспериментальных исследований в области профессиональной деятельности (ОПК-1);
- владение культурой научного исследования, в том числе с использованием современных информационно-коммуникационных технологий (ОПК-2)
- способность объективно оценивать результаты исследований и разработок, выполненных другими специалистами и в других научных учреждениях (ОПК-5);
- умение самостоятельно разрабатывать аппаратные или программные средства вычислительной техники (ПК-1);

- Владение навыками в проектировании новых архитектур, структур и алгоритмов функционирования средств вычислительной техники (ПК-4).
- Умение пользоваться методами и средствами эффективного использования вычислительной техники и компьютерных сетей (ПК-5).

ПЛАНИРУЕМЫЕ РЕЗУЛЬТАТЫ ОБРАЗОВАНИЯ, ФОРМИРУЕМЫЕ В РЕЗУЛЬТАТЕ ОСВОЕНИЯ ДИСЦИПЛИНЫ

В результате освоения дисциплины обучающийся должен демонстрировать следующие результаты образования:

знать:

- основы построения синхронных схем цифровой аппаратуры (ПК-1);
- схемотехнику Программируемых Интегральных Схем (ПЛИС) (ПК-1);
- основы применения САПР цифровой аппаратуры (ПК-4);
- основы программирования ПЛИС (ПК-5);

уметь:

- проектировать и осуществлять комплексные исследования, в том числе междисциплинарные, на основе целостного научного мировоззрения с использованием знаний в области истории и философии науки (УК-2);
- способность планировать и решать задачи собственного профессионального и личностного развития (УК-6);
- самостоятельно проектировать узлы и устройства ЭВМ с использованием HDL и САПР (ПК-1);
- верифицировать методом имитационного моделирования и синтезировать новые архитектуры и алгоритмы функционирования средств вычислительной техники (ПК-4);
- объективно оценивать результаты исследований и разработок, выполненных другими специалистами и в других научных учреждениях (ОПК-5).

владеть:

- методами проектирования и моделирования цифровой аппаратуры с применением HDL и САПР (ПК-1);
- методологией теоретических и экспериментальных исследований в области профессиональной деятельности (ОПК-1);
- культурой научного исследования, в том числе с использованием современных информационно-коммуникационных технологий (ОПК-2).

КРАТКОЕ СОДЕРЖАНИЕ РАЗДЕЛОВ ДИСЦИПЛИНЫ

1. Введение в схемотехнику ЭВМ

Основные понятия- сигнал, дискретный(цифровой) сигнал, Булевские и многозначные модели логических операций над цифровыми сигналами, таблицы истинности операций И,ИЛИ,НЕ и др.

Основы машинной арифметики- представление чисел. Коды прямой, обратный, дополнительный. числа с фиксированной запятой и арифметические операции над ними. Числа с плавающей запятой и операции над ними.

Элементная база ЭВМ. Простейшие вентили- И,ИЛИ,НЕ. Типы выходных каскадов. Комбинационные схемы. Булевские описания комбинационных схем и методы их минимизации. Примеры описаний схем на языках описания аппаратуры(HDL). Последовательностные схемы. Понятие конечного Автомата. Автоматы МИЛИ и МУРА. Методы описания автоматов- табличный, графовый. Способы кодирования состояний автоматов. Простейшие автоматы- триггера и защелки. Их типы и описания. Примеры описаний триггеров на языках описания аппаратуры(HDL).Временные параметры триггеров- предустановка- удержание информационного сигнала. Гонки и риски сбоя.

Понятие синхронной схемы. Основы построения синхронных схем.

Оценка частоты тактового сигнала.

Функциональные узлы цифровой техники. Регистры, мультиплексоры, дешифраторы, шифраторы, преобразователи , счетчики, компараторы, сумматоры, инкременторы, декременторы. Их основные параметры и свойства. Примеры описаний узлов на языках описания аппаратуры(HDL).

Запоминающие устройства. Система параметров. Классификация. Основные структуры запоминающих устройств. Запоминающие устройства типа ROM(M), PROM, EPROM, EEPROM, Флэш-память. Использование программируемых ЗУ для решения задач обработки информации. Статические запоминающие устройства (SRAM). Динамические запоминающие устройства (DRAM). Регенерация данных в динамических запоминающих устройствах. Управление памятью. Построение модуля памяти. Примеры описаний памяти на языках описания аппаратуры(HDL).

2. Введение в схемотехнику современных ЭВМ

Дополнительные факторы, учитываемые при проектировании быстродействующих схем. Методы параллелизма и конвейеризации в цифровой схемотехнике. Балансировка конвейера. Сеть разводки синхросигналов. Учет дрожания синхросигналов. Пути оптимизации тактового периода. Тайм-домены. Ретайминг.

Прием асинхронных сигналов. Связь тайм- доменов. Блок буферирования синхросигналов и блоки цифровой синхронизации.

Проектирование схем с учетом уменьшения потребляемой мощности. Основные методы уменьшения потребления энергии.

Элементная база современных ЭВМ. Программируемые логические схемы(ПЛИС). Основы схемотехники ПЛИС. Типология ПЛИС. Базовые компоненты ПЛИС типа FPGA(CLB, LUT, BRAM, IOB, DSM). Структура трассировочных ресурсов. Примеры описаний ПЛИС на языках описания аппаратуры(HDL).

Базовые компоненты ПЛИС типа CPLD (FB, MACROCELL,IOB). Структура трассировочных ресурсов. Типовые сигнальные стандарты..

Базовые матричные кристаллы (БМК), их основные свойства, области применения.

3. Основы автоматизации проектирования цифровых систем

Основные определения в области систем автоматизации проектирования (САПР) цифровых систем и языков описания аппаратуры(HDL). Типовой маршрут применения САПР. Создание проекта. Создание высокоуровневого HDL описания. Создание тестирующей программы. Функциональное моделирование. Синтез. Конструкторское проектирование. Посттрассировочное (временное)моделирование. Физическая верификация проекта на отладочной плате.

Основные компоненты САПР . Программное, лингвистическое, математическое, техническое, информационное, методическое, организационное обеспечение САПР. Иерархическая структура уровней проектирования и проектных спецификаций.

Языки описания аппаратуры. VHDL,VERILOG(SYSTEM VERILOG), SystemC. Общие компоненты и основные отличия.

Метод имитационного моделирования цифровых систем. Этапы построения и реализации модели. Метод моделирования по интервалам и по событиям. Системы моделирования.

4. Основы HDL

По выбору аспиранта рассматривается один из HDL(VHDL,VERILOG(SYSTEM VERILOG), SystemC). Лексические элементы- имена, ограничители, литералы. Типы и виды данных. Многозначный алфавит моделирования.

Описание интерфейса объекта проекта. Типы и виды портов. Параметры настройки.

Описание архитектуры. Структурное описание. Карта параметров и карта портов. Описание конфигурации. Подключение библиотек. Связывание модулей. Поведенческое описание архитектуры объекта проекта.

Последовательные операторы- задержки, присваивания в сигнал и в переменную, условный, выбора, цикла, утверждения, вызова процедуры.

Параллельные операторы HDL- процесса , присваивания в сигнал, утверждения, генерации, конкретизации компонента. Примеры описаний комбинационных узлов.

Стандартные атрибуты сигналов. Функция разрешения. Реализация описаний тристабильных буферов и общих шин.. Примеры описаний триггеров и регистров. Модели сложных узлов (например микросхем памяти).

Организация HDL библиотек моделей узлов . Особенности описаний узлов на языках описания аппаратуры(HDL). Модели конечных автоматов на HDL. Типовые структуры описаний Типовые методы кодирования состояний автоматов.

Варианты описаний автоматов на языках описания аппаратуры (HDL).

5. Автоматизированный синтез схем и верификация проектов

Понятие синтезруемости HDL описания. Синтезируемое подмножество HDL. Типовые синтезируемые образы описаний (шаблоны описаний) комбинационных и последовательностных схем. Параметры настройки синтезатора САПР и основные формы его отчетов- графические рисунки функциональных и принципиальных схем, текстовый отчет синтезатора- Типовые ошибки проектировщиков.

Основы функциональной верификации проектов на базе моделирования. Критерии полноты функционального тестирования. Метод оценки полноты покрытия строк кода, переключений и т.п. Верификация на базе применения утверждений(assertions).

Типовые компоненты тестирующих программ- генератор тактов, генератор стимулов, конкретизация тестируемого объекта, компаратор ожидаемых и наблюдаемых значений выходов тестируемого объекта. Примеры описаний тестов на языках описания аппаратуры(HDL).

Конструкторский этап проектирования. Файлы конструкторских ограничений- назначений портов. Размещение проекта на кристалле, трассировка соединений. Основные формы отчетов. Временное моделирование. Основные элементы отладочных плат на базе ПЛИС. Физический эксперимент на плате. Встраивание логических анализаторов в проект.

Тенденции развития схемотехнической базы ЭВМ. Оптроника, фотоника, элементы квантовых компьютеров и др. Обзор современных САПР и языков описания аппаратуры. Тенденции их развития.

ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ КОНТРОЛЯ ОСВОЕНИЯ РЕЗУЛЬТАТОВ ОБРАЗОВАНИЯ ПО ДИСЦИПЛИНЕ

Промежуточная аттестация по итогам освоения дисциплины: 1-й семестр – дифференцированный зачет.

Вопросы для самоконтроля и для проведения зачета

1. В чем преимущества и недостатки Булевских и многозначных моделей цифровых сигналов?(ПК-1);

2. Основы машинной арифметики. Чем отличаются прямой, дополнительный и обратный коды представления чисел?(ПК-1);

3.Какие типы выходных каскадов элементов вы знаете и в чем особенности их применения? (ПК-1);

4.Приведите пример системы Булевских уравнений, описывающих одноразрядный сумматор в Совершенной Дизъюнктивной Форме(СДНФ) и пример их минимизации. (ОПК-1);

5.Дайте определение автомата и чем отличаются автоматы МИЛИ и МУРА? (ПК-1);

6.Приведите не менее трех способов кодирования состояний конечного автомата и опишите их преимущества и недостатки. (ПК-1);

7.Чем триггера-зашелки отличаются от динамических триггеров? (ПК-1);

8.Определите понятия рисков сбоя и гонок сигналов. (ПК-1);

9.Определите понятия времени предустановки и удержания сигнала.(ОПК-2)

10.Определите понятие синхронной схемы. .(ОПК-2)

11.Приведите формулу оценки минимального периода тактового сигнала.(ОПК-2).

12. Перечислите основные функциональные узлы цифровых систем и их особенности. (ПК-4).

13.Приведите пример применения методов параллелизма и конвейеризации в цифровой схемотехнике. (ОПК-5).

14.Каким требованиям должна удовлетворять сеть разводки синхросигналов в устройстве? (ПК-4).

15.Перечислите основные методы уменьшения потребления энергии проектируемым устройством. (ПК-4).

16.Перечислите особенности схемотехники ПЛИС типа FPGA. (ПК-4).

17.Перечислите особенности схемотехники ПЛИС типа CPLD. (ПК-4).

18.Базовые матричные кристаллы (БМК), их основные свойства, области применения. (ПК-4).

19.Что такое типовой маршрут проектирования устройства и какие этапы проектирования характерны для цифровых устройств? (ПК-4).

20. Чем отличается методы моделирования по интервалам и по событиям? (ПК-4).

21.Что подразумевается под программным, лингвистическим, математическим, техническим, информационным, методическим, организационным обеспечением САПР? (ПК-4).

22.Каковы структура и разновидности САПР? (ПК-4).

23. Чем отличаются типы и виды данных известного вам HDL от этих же компонент языка программирования ?(ПК-4).

24.Приведите пример HDL описания одноразрядного сумматора. (ПК-5).

25.Приведите пример HDL описания счетчика. (ПК-5).

26.Чем отличается синтезбельное подмножество HDL от полного множества средств HDL? (ПК-5).

27.Чем отличается функциональное моделирование проектируемого устройства от временного(посттрассировочного)? (ПК-5).

28. Приведите перечень параллельных операторов HDL. (ПК-5).

29. Приведите варианты типовые структур описаний автоматов на HDL. (ПК-5).
29. Опишите на HDL автомат управления светофором. (ПК-5).

Критерии оценки за освоение дисциплины определены в Инструктивном письме И-23 от 14 мая 2012 г.

РЕКОМЕНДУЕМАЯ ЛИТЕРАТУРА

Основная литература:

1. Угрюмов Е.П. и др. Цифровая схемотехника. — СПб.: БХВ—Петербург, 2010. —816 с. ISBN 978-5-94157-397-4.
2. Поляков А.К. Языки VHDL и VERILOG в проектировании цифровой аппаратуры на ПЛИС. — М.: Издательский дом МЭИ, 2012. — 220 с. ISBN 978-5-383-00773-0.
3. Тарасов И.Е. Разработка цифровых устройств на основе ПЛИС фирмы XILINX с применением языка VHDL. — М.: Горячая линия—Телеком, 2015.— 252 с. ISBN 978-5-9912-0556-6.
4. Цилькер Б.Я., Орлов С.А. Организация ЭВМ и систем. — СПб.: «Питер», 2010. — 668 с. ISBN 978-5-49807-862-5.

Дополнительная литература:

5. Поляков А.К. Языки VHDL и VERILOG в проектировании цифровой аппаратуры. — М.: СОЛОН-Пресс, 2003. — 320 с. ISBN 5-98003-016-6.
6. Амосов В.В. Схемотехника и средства проектирования цифровых устройств: учебное пособие.— СПб.: БХВ—Петербург, 2007.—542 с. ISBN 978-5-9775-0018-0
7. Грушвицкий Р.И. и др. Проектирование систем на микросхемах программируемой структуры.-2-е издание.— СПб.: БХВ—Петербург, 2007.—734 с. ISBN 5-94157-657-9.

8. Бибило П.Н. Основы языка VHDL. — М.: Издательство ЛКИ, 2007. — 224с. ISBN 978-5-382-00334-4.